

RÉPUBLIQUE FRANÇAISE
MINISTÈRE DE L'INDUSTRIE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE



⑪ 1.602.588

BREVET D'INVENTION

②1 Nº du procès verbal de dépôt 181.030 - Paris.
②2 Date de dépôt 27 décembre 1968, à 15 h 16 mn.
Date de l'arrêté de délivrance 28 décembre 1970.
④6 Date de publication de l'abrégé descriptif au
Bulletin Officiel de la Propriété Industrielle. 5 février 1971 (nº 5).
⑤1 Classification internationale H 03 f.

⑤4 Perfectionnements aux amplificateurs de puissance à sortie en pont.

⑦2 Invention : Michel Helbert et Jean-Pierre Oehmichen.
⑦1 Déposant : SOCIÉTÉ EUROPÉENNE DES SEMICONDUCTEURS (SESCO), résidant en France (Paris).

Mandataire : Michel Pierre.

③0 Priorité conventionnelle :

③2 ③3 ③1 *Brevet d'invention dont la délivrance a été ajournée en exécution de l'article 11, § 7, de la loi du 5 juillet 1844, modifiée par la loi du 7 avril 1902.*

La présente invention concerne des perfectionnements applicables isolément ou en toute combinaison à un amplificateur de puissance dont l'étage de sortie est constitué de quatre transistors montés en pont de Wheatstone, principalement dans le cas où deux de ces transistors fonctionnent en saturation pendant la moitié du temps et au blocage pendant l'autre moitié.

On sait que, pour obtenir une puissance élevée dans une charge résistive R , sans devoir utiliser une tension d'alimentation trop élevée ni de transformateur d'adaptation, une solution possible est celle qu'indique la figure 1.

Les entrées (A) et (B) sont attaquées à tour de rôle, l'une étant au potentiel de la masse (appelé par la suite potentiel zéro) pendant que l'autre est positive. Pendant que l'entrée (A) est à un potentiel positif, le transistor T_1 fonctionne suivant le mode "collecteur commun", le courant passant par la résistance R_1 est suffisant pour maintenir le transistor T_4 à la saturation. L'extrémité (N) de la charge R est maintenu par T_4 à un potentiel constant, presque nul, et le courant fourni par l'émetteur de T_1 traverse la charge R dans le sens de (M) vers (N).

Pendant l'alternance suivante, c'est l'entrée (B) qui est à un potentiel positif, amenant, par le courant qui traverse R_2 , le transistor T_3 à la saturation et faisant fonctionner T_2 suivant le mode "collecteur commun". Le courant émetteur de T_2 traverse la charge R de (N) vers (M) et s'écoule vers la masse à travers T_3 , le potentiel du point (M) étant presque nul.

Il est ainsi possible d'appliquer à la charge R une tension alternative dont l'amplitude de crête à crête est voisine de $2E$, ce qui représente une puissance de sortie dans R de l'ordre de $E^2/2R$ si la tension aux bornes de la charge est sinusoïdale.

Une variante connue du schéma de la figure 1 consiste à connecter l'extrémité droite de la résistance R_2 au point (N) et l'extrémité gauche de la résistance R_1 au point (M) : le fonctionnement est exactement le même.

Le plus souvent, les transistors T_1 et T_2 , de même que T_3 et T_4 , sont commandés par l'intermédiaire d'un ou plusieurs étages collecteur commun, suivant la disposition nommée "montage Darlington", bien connue de l'homme de l'art.

Au repos (en l'absence de signal), les deux points (M) et (N) sont à un potentiel très bas, juste suffisant pour éliminer la distorsion dite "de raccordement", qui peut affecter le signal de sortie quand les quatre transistors de la figure 1 se trouvent simultanément bloqués pendant une portion plus ou moins grande de chaque période du signal à amplifier, cette portion étant située au moment où ce signal change de sens et où l'on souhaite que la tension aux bornes de R en fasse autant.

Cette disposition, utilisant toujours un des quatre transistors de puissance à la saturation, présente l'avantage d'un bon rendement pour l'amplificateur pouvant se rapprocher beaucoup du maximum théorique de 77% pour une tension de sortie sinusoïdale).

5 Mais le schéma de la figure 1 et ses variantes concernent seulement la structure fondamentale de l'étage de sortie ; divers problèmes encore mal résolus se posent pour réaliser, à partir d'un tel étage, un amplificateur capable d'assurer une bonne reproduction du signal d'entrée, et de fonctionner sans aléa en cas de fausses manœuvres ou de régimes 10 transitoires défavorables.

La présente invention se propose de développer plusieurs perfectionnements applicables isolément ou en toute combinaison au schéma de la figure 1 et à ses variantes, notamment pour produire des signaux de commande corrects, pour protéger les transistors de puissance, pour 15 donner la possibilité d'établir une contre-réaction.

Dans les paragraphes suivants, chaque problème que l'invention vise à résoudre est exposé individuellement, puis suivi d'une description de la solution que l'on a trouvée. Les descriptions sont données à titre d'exemples non limitatifs, et illustrées par les figures jointes en annexe qui représentent :

- les figures 2a et 2b : la forme d'onde d'un signal de commande ;
- la figure 3 : le schéma d'un circuit pour produire les signaux de commande ;
- la figure 4 : le schéma d'un circuit de sécurité ;
- 25 - les figures 5a et 5b : des diagrammes de tensions en dent de scie qui se développent dans le schéma de la figure 4 ;
- la figure 6 : le schéma d'un circuit d'équilibrage des potentiels ;
- 30 - la figure 7 : une forme simplifiée du schéma de la figure 6.

Un montage utilisant un étage de sortie du type de celui que représente la figure 1 pose en premier lieu un problème relatif à la production des signaux appliqués en A et en B, pour l'attaque (plus ou moins 35 directe) des bases des transistors T_1 et T_2 .

Ces signaux doivent, en effet, avoir l'aspect qu'illustrent les formes d'onde de la figure 2. Pendant la première demi-période, le signal en (A) (fig. 2a) doit être, de l'instant zéro à l'instant $T/2$ (T est la période du signal à amplifier), une demi-sinusoïde, partant du niveau dit, 40 "de recouplement", $+ s$, pour arriver au maximum $+ p$ et redescendant à $+ s$. Pendant cette même demi-période, le potentiel du point (B) (fig. 2b) doit rester inférieur ou égal à $+ s$ pour assurer le blocage de T_2 ou de T_3 . Le potentiel du point (B) peut éventuellement rester constant et égal à s pendant cette demi-période (comme indiqué en trait plein sur la figure

2b). Il peut aussi descendre un peu en dessous de $+ s$ (comme indiqué en pointillé sur la figure 2 b), éventuellement jusqu'à une valeur négative ; il est toutefois souhaitable qu'il ne descende pas trop bas, sinon la polarisation inverse des jonctions base-émetteur de T_2 et de 5 T_3 pourrait endommager ces transistors.

Pendant la demi-période suivante, soit de l'instant $T/2$ à l'instant T , c'est le potentiel de (B) qui doit varier suivant une demi-sinusoïde, pendant que celui de (A) reste constamment inférieur à $+ s$.

10 L'amplitude du signal utile appliqué en (A), soit $p - s$, doit être de l'ordre de grandeur de la tension d'alimentation E .

La liaison entre les transistors finaux et les étages de commande doit être directe : tout condensateur de liaison, éliminant la composante continue de courant base, nécessite l'emploi de diodes de restauration d'un fonctionnement assez délicat, introduisant souvent des 15 distorsions.

20 Selon le premier perfectionnement objet de l'invention, les deux signaux (A) et (B) sont obtenus sur les collecteurs de deux transistors montés en émetteur commun et fonctionnant chacun en "classe B", commandés sur leurs bases par un étage symétrique autodéphaseur à couplage 25 par les émetteurs, du type bien connu de l'homme de l'art sous le nom de "L.T.P.".

Un exemple de réalisation, décrit à titre indicatif sans caractère limitatif, permettant de commander les points A et B (directement ou par l'intermédiaire d'un ou deux étages "Darlington"), est indiqué sur 25 la figure 3.

On voit que le circuit comporte un premier étage réalisé au moyen de deux transistors 1 et 2, du type P-N-P, alimentés à partir d'une tension $+ e$ inférieure ou égale à la tension générale d'alimentation $+ E$. Les potentiels moyens des bases sont fixés par les deux ponts de résistances 3 et 4 (pour la base de 1) et 5 et 6 (pour la base de 2). Ces 30 deux ponts peuvent éventuellement avoir les parties inférieures de leurs résistances 4 et 6 connectées à la masse, mais ils peuvent aussi arriver tous deux sur un circuit 13 de stabilisation.

La résistance commune 14 des deux émetteurs de 1 et 2 assure la 35 constance de la somme des courants émetteurs de 1 et 2, suivant le principe de l'amplificateur autodéphaseur, bien connu de l'homme de l'art.

Le signal d'entrée, appliquée entre le point 12 (masse) et le point 40 11, se retrouve, comme composante alternative, sur la base de 1. Le condensateur 7 connecté entre la base de 2 et la masse, supprime toute composante alternative éventuelle sur la base de 2.

En l'absence de signal entre 11 et 12, l'ajustage de la résistance 3 a amené l'égalité des courants collecteurs de 1 et 2, provoquant l'égalité des potentiels collecteurs de 1 et 2, les résistances 9 et 10, res-

pectivement connectées entre le collecteur de 1 et la masse et entre le collecteur de 2 et la masse, étant égales.

Le collecteur de 1 est relié à la base du transistor N-P-N 16 par la résistance 20, le collecteur de 2 est relié à la base du transistor N-P-N 15 par la résistance 19. Ces deux transistors, 15 et 16, ont leurs collecteurs reliés au + E (alimentation générale) respectivement par les résistances 17 et 18.

La valeur du potentiel de repos des collecteurs de 1 et 2, celle des résistances 19 et 20, ont été choisis, en fonction des gains des transistors 15 et 16 en fonction de leurs résistances de charge collecteur 17 et 18, pour que, au repos, les transistors 15 et 16 soient à la limite de la saturation, les potentiels de leurs collecteurs étant alors très proches de celui de la masse.

Quand un signal alternatif d'entrée est appliqué entre les points 11 et 12, le premier étage formé des transistors 1 et 2 fonctionne en amplificateur linéaire. On trouve donc, sur les collecteurs de 1 et de 2, deux signaux alternatifs, d'amplitude égale, en opposition de phase, sans que les transistors 1 et 2 n'arrivent au blocage ni à la saturation.

Les signaux en question varient autour de la valeur moyenne de repos indiquée plus haut. Pendant les alternances négatives du signal sur le collecteur de 1 (correspondant aux alternances positives sur le collecteur de 2), le courant dans la résistance 20 diminue donc et tombe au-dessous de la valeur de courant base juste nécessaire pour saturer le transistor 16. En même temps, le courant dans la résistance 19 augmente au delà de la valeur nécessaire pour saturer le transistor 15.

Le signal appliqué à la base du transistor 15 sera donc pratiquement sans effet sur ce transistor déjà saturé (ou presque) : le potentiel du point (A), déjà faible au repos, baîssera légèrement, se rapprochant encore un peu de celui de la masse.

En revanche, comme le signal transmis au transistor 16 par la résistance 20 tend à diminuer le courant base du dit transistor au dessous de la valeur correspondant presque à la saturation, le dit transistor fonctionnera donc en régime linéaire d'amplification, et un signal positif de forte amplitude, ayant la forme d'une demi-période du signal d'entrée, apparaîtra donc au point (B).

Pendant les alternances positives du signal sur le collecteur de 1, tout sera inversé, le potentiel du point (B), collecteur du transistor 16, diminuera un peu en dessous de sa valeur de repos, cette dernière correspondant presque à la saturation du dit transistor. En revanche, la diminution de potentiel du collecteur de 2, fera, par l'intermédiaire de la résistance 19, diminuer le courant base du transistor 15, éloignant le dit transistor du fonctionnement à la quasi-saturation, et provoquant l'apparition d'un signal positif, correspondant à une demi-période du

signal d'entrée, sur le point (A), collecteur du transistor 15.

On ne sort pas du cadre de l'invention en utilisant comme premier étage symétrique, à la place de 1 et 2, deux transistors de la même polarité que les transistors 15 et 16.

5 On ne sort pas non plus du cadre de l'invention en utilisant, pour la réalisation du premier étage, des transistors 1 et 2 du type N-P-N, les transistors 15 et 16 étant du type P-N-P, que l'alimentation des deux étages symétriques soit positive ou négative par rapport à la masse.

On ne sort pas non plus du cadre de l'invention en utilisant, pour 10 l'alimentation des deux étages symétriques, des sources (communes ou non communes aux deux étages) dont les pôles positifs et négatifs ne sont reliés ni l'un ni l'autre à la masse, un de ces pôles pouvant être à un potentiel positif par rapport à la masse, l'autre étant à potentiel négatif par rapport à la masse. On ne sort pas davantage du cadre de l'invention en utilisant, pour alimenter le premier et surtout le second étage 15 symétrique, une source dont le potentiel positif est supérieur à celui qui sert à l'alimentation des étages de puissance finaux, ceci dans le but de permettre un fonctionnement plus linéaire des transistors du second étage pour les valeurs maximales des potentiels des points (A) 20 et (B).

On ne sort toujours pas du cadre de l'invention en appliquant sur 25 les extrémités supérieures des résistances 17 et 18 respectivement des composantes alternatives, correspondant à tout ou partie des tensions de sortie (points M et N sur la figure 1), selon la technique dite "bootstrap", bien connue de l'homme de l'art.

Le second inconvénient du montage de la figure 1, auquel le second perfectionnement de l'invention est destiné à porter remède est le suivant :

dans un amplificateur dont l'étage final est du type de celui de 30 la figure 1, la présence simultanée de tensions positives sur les entrées (A) et (B) amène les quatre transistors de puissance simultanément à la conduction. Le courant qui traverse alors ces transistors, sans passer par la charge, peut provoquer un échauffement trop élevé des dits transistors, susceptible d'amener la destruction de ces transistors. Or, 35 une telle présence simultanée de tensions positives sur (A) et (B) si elle n'est pas possible en fonctionnement normal, peut avoir lieu à la mise sous tension de l'ensemble, par exemple.

Indépendamment de ce cas, il peut se produire, lors de la mise sous tension, que l'une des commandes (A) ou (B) de la figure 1, puisse se 40 maintenir pendant un temps relativement long (plusieurs dixième de seconde) à une valeur qui mette en danger un des transistors de puissance, en raison du phénomène de claquage secondaire. Ce régime peut être atteint lors du fonctionnement normal de l'amplificateur, mais il ne se maintient que quelques millisecondes, d'autant plus longtemps, d'ailleurs, que la

fréquence du signal à amplifier est plus faible.

Le second perfectionnement objet de l'invention est un circuit de sécurité, ayant pour ^{effet} d'empêcher le potentiel de l'entrée (A), ou de l'entrée (B), ou des deux à la fois, de demeurer plus de 10 ms au delà 5 d'une valeur très faible.

Un mode de réalisation, décrit à titre d'exemple non limitatif, est illustré par le schéma de la figure 4.

Les transistors 15 et 16 sont ceux de la figure 3, les transistors 22 et 23 correspondent aux T_1 et T_2 de la figure 1, 26 correspondant à 10 T_3 de la même figure 1, 29 correspondant à T_4 .

Les carrés repérés par 21, 22, 25 et 28 sont étages "Darlington", simples ou comportant deux étages en cascade, montés suivant les schémas bien connus de l'homme de l'art et non détaillés ici.

Contrairement au cas de la figure 1, la commande des transistors 15 de commutation 26 et 29, par l'intermédiaire des étages Darlington 25 et 28, est obtenue à partir des émetteurs des transistors de puissance 23 et 22 respectivement, à travers les résistances 24 et 27.

Les points (M) et (N) sont les sorties de l'amplificateur, auxquelles sont connectées les extrémités de la charge 30.

Au repos, les potentiels des points (M) et (N) sont très proches de zéro. Pendant le fonctionnement de l'amplificateur, lorsque le potentiel de l'un de ces points devient positif, celui de l'autre reste presque nul.

Le courant qui passe dans la résistance 32 charge le condensateur 33, faisant monter le potentiel du point (F). Le courant qui passe dans la résistance 34 charge le condensateur 35, faisant monter le potentiel du point (G).

Quand l'amplificateur est au repos, les potentiels des points (F) et (G) ne peuvent monter qu'à une valeur très faible, très légèrement supérieure aux potentiels des points (M) et (N), en raison de la présence des diodes 31 (limitant le potentiel du point (F)) et 36 (limitant le potentiel du point (G)).

Quand l'amplificateur fonctionne normalement, le potentiel du point (M), par exemple, demeure au voisinage de zéro pendant la moitié de la 30 période. Pendant l'autre moitié, le potentiel de ce point augmente notablement, bloquant la diode 31 et permettant au potentiel du point (F) de monter plus haut. A la fin de cette demi-période, le potentiel du point (M) retombe presque à zéro, déchargeant le condensateur 33.

Il y a donc, au point (F), quand l'amplificateur fonctionne, une 35 tension en dents de scie comme le montre la figure 5 (a). On trouve de même une tension en dents de scie aux bornes du condensateur 34, celui-ci étant déchargé périodiquement par la diode 36 quand le potentiel du point (N) tombe à zéro. C'est cette tension qui est représentée sur la figure 5 (b).

La valeur de crête, $+u$, obtenue en (F) et en (G) est uniquement fonction de la durée de la période T du signal.

Les valeurs des pentes des dents de scie (les mêmes en (F) et (G) ont été choisies de telle sorte que cette tension maximale u atteigne 5 un certain seuil "a" quand la demi-période dépasse une valeur arbitrairement choisie à l'avance, ici 10ms.

10 Lorsque ce seuil "a" est dépassé, en raison de la présence des diodes 37 et 38, le potentiel du point (K) monte suffisamment haut pour débloquer simultanément la diode 39 et les deux diodes 40 et 41. Les deux transistors 15 et 16 arrivent alors à saturation, amenant les potentiels des points (A) et (B) presque à zéro et bloquant les transistors de puissance.

15 Il est évident qu'un tel système empêche l'amplificateur de fonctionner correctement pour une fréquence du signal inférieure à un certain minimum (ici 50 Hz), mais de toutes façons, il est préférable pour les transistors de puissance de ne pas tendre à amplifier des fréquences inférieures à une certaine limite.

20 Le dispositif intervient aussi lorsque les potentiels des points (A) et (B) ont tendance à devenir positifs tous deux, par exemple lors de la mise sous tension de l'amplificateur, pendant un temps supérieur à un maximum déterminé (ici 10ms).

25 On ne sort pas du cadre de l'invention en remplaçant tout ou partie des diodes 31 ou 36 (inclus) à 41 (inclus) par des dispositifs actifs du type transistor tendant à rendre la limitation plus franche.

On ne sort pas non plus du cadre de l'invention en remplaçant les résistances 32 et 34 (ou l'une d'entre elles) par un dispositif à courant constant.

30 On ne sort pas non plus du cadre de l'invention en adjointant au système décrit (ou en mettant à sa place) un circuit du type "et", commandé par les potentiels des points (M) et (N) et empêchant, par une action en un point adéquat du montage, les potentiels de ces deux points de monter simultanément.

35 Un troisième inconvénient du montage de la figure 1, auquel le troisième perfectionnement objet de la présente invention porte remède est le suivant :

Il est usuel, dans un amplificateur de puissance à réponse linéaire, de prélever tout ou partie de la tension d'entrée et de la retrancher de la tension d'entrée. Cette pratique, bien connue de l'homme de l'art sous le nom de contre-réaction, permet de réduire la distorsion de l'amplificateur et d'en améliorer d'autres qualités.

Or, dans l'amplificateur de la figure 1, il est difficile de prélever cette tension de contre-réaction pour en retrancher tout ou partie de la tension d'entrée. En effet, dans cet amplificateur, la tension de sortie n'est pas la différence de potentiel entre un point donné et la

masse, mais la différence de potentiel entre les deux points (M) et (N) dont ni l'un ni l'autre n'est constamment au potentiel de la masse. Comme la tension d'entrée est appliquée entre la masse et un point du circuit, il faut, pour en retrancher tout ou partie de la tension de 5 sortie, obtenir d'abord celle-ci sous forme d'une tension entre la masse et un point donné.

Le but du troisième perfectionnement, objet de la présente invention est de transformer une différence de potentiel entre les deux points (M) et (N), dont ni l'un ni l'autre ne reste constamment à la masse, en une 10 différence de potentiel entre un point donné et la masse.

Un circuit capable de produire cette tension, décrit à titre d'exemple non limitatif, est illustré par le schéma de la figure 6.

Le fonctionnement en est le suivant : on applique le potentiel du point (N), réduit dans un rapport donné par le diviseur de tension 42-43, 15 à l'émetteur d'un transistor 44. Le potentiel du point (M), réduit dans le même rapport par un autre diviseur, mais décalé du côté des potentiels positifs, par le diviseur de tension 46-47-48, est appliqué à la base de ce même transistor, dont le courant collecteur comporte alors une composante proportionnelle à la différence de potentiel entre M et N. La résistance de collecteur 45 permet d'obtenir, sur le collecteur du transistor 44, une tension dont la composante alternative par rapport à la masse est proportionnelle à la différence de potentiel aux bornes de la charge 30.

Ceci n'est vrai que dans la mesure où l'on suppose que le courant 25 collecteur du transistor 44 n'est pas fonction de la tension collecteur-émetteur de ce transistor, ce qui est assez proche de la réalité, surtout quand le transistor a, dans sa connexion d'émetteur, une résistance non déconnectée qui introduit une contre-réaction, comme c'est le cas ici.

Le fonctionnement sera mieux compris si l'on se réfère à la figure 30 7 qui est une symbolisation des éléments de la figure 6.

Supposons que nous disposions de deux sources de tension alternatives v (entre la borne 49 et la masse) et u (entre la borne 51 et la masse).

Ajoutons, au moyen de la pile 53, une composante continue e à la tension v . Les deux résistances 50 et 52 peuvent être considérées respectivement comme les résistances internes des sources de force électromotrices respectives (v alternatif + e continu) et (u alternatif).

Si la tension continue e a été choisie suffisamment élevée, le courant base du transistor 44 sera défini en appliquant la loi d'Ohm au parcours suivant : masse, 49, 53, 50 (X) (base de 44), (Y) (émetteur de 44), 52, 51, masse.

Dans ce parcours, si nous négligeons la résistance dynamique base-émetteur de 44, nous rencontrons donc une résistance totale 50 + 52.

Si le collecteur du transistor n'était pas alimenté, la force électro-motrice que l'on trouverait dans ce parcours serait :

$$v + e - u$$

Mais du fait du fonctionnement du transistor, il passe dans la résistance 50, de valeur ohmique R_{50} , un courant pratiquement égal au courant collecteur du transistor, soit, à peu de choses près :

5 βI_b
 où β désigne le gain en courant dynamique du transistor 44 et I_b le courant base du dit transistor.

En raisonnant sur les composantes alternatives du courant collecteur (que nous supposerons égal, lui aussi, à βI_b), nous pouvons écrire 10 l'égalité :

$$I_b = \frac{v + e - u - R_{52} \beta I_b}{R_{50} + R_{52}} \text{ soit :}$$

$$I_b \left(1 - \frac{\beta R_{52}}{R_{50} + R_{52}} \right) = \frac{v + e - u}{R_{50} + R_{52}}$$

Ce qui démontre que le courant I_b est une fonction linéaire de $v - u$.

Il faut, en plus, que e soit suffisamment élevé pour que $v + e - u$ 15 reste toujours positif.

Il suffit, dès lors, que v soit proportionnel à la tension entre le point (N) et la masse (fig. 6) et u proportionnel (avec le même coefficient de proportionnalité) à la tension entre le point (M) et la masse (fig. 6) pour que le courant collecteur de 44 soit une fonction 20 linéaire de la différence de potentiel entre les points M et N.

On obtient donc, sur le collecteur de 44, une tension comptée par rapport à la masse proportionnelle à la différence de potentiel entre les points (M) et (N), en plus d'une composante continue. En ayant, si besoin est, éliminé la composante continue par un condensateur, on peut 25 facilement appliquer la contre-réaction, par exemple à travers une résistance sur la base du transistor 1 de la figure 3, à condition d'interposer, en série avec le condensateur 8, une autre résistance qui permette à la contre-réaction d'agir, suivant les techniques bien connues de l'homme de l'art.

30 On ne sort pas du cadre de l'invention en remplaçant le montage de la figure 9 par un amplificateur différentiel, du type "opérationnel", en circuit intégré ou en éléments discrets, permettant de réaliser, grâce à ses deux entrées, la différence des potentiels des points (M) et (N), ou d'une fraction de ces potentiels, obtenue par des diviseurs de 35 tension.

On ne sort pas non plus du cadre de l'invention en adjoignant au montage de la figure 6 un dispositif de vérification destiné à montrer que les commandes des deux entrées sont bien dosées pour produire une tension de contre-réaction rigoureusement proportionnelle à la différence 40 de potentiel entre les points (M) et (N) (une solution possible pour cette vérification consiste, par exemple, à attaquer les résistances

46 et 42 dans la figure 6 par le même point (N) : la composante alternative de la tension collecteur doit s'annuler).

On ne sort toujours pas du cadre de l'invention en réalisant l'équivalent de la figure 7 par d'autres moyens que ceux qui sont cités sur la 5 figure 6 (montage dans lequel la "pile" 53 de la figure 7 ainsi qu'une partie de la résistance 50 correspond à la transformation de Thévenin appliquée aux résistances 47 et 48 de la figure 6).

R E S U M E

Perfectionnements aux amplificateurs de puissance dont l'étage de sortie est constitué principalement de quatre transistors, notamment 10 lorsque ces transistors sont commandés par deux groupes de signaux semi-sinusoidaux déphasés d'une demi-période, chacun d'eux étant appliqué simultanément aux bases des transistors qui sont placés dans des branches opposées du pont, de façon à faire passer dans une charge un courant qui s'écoule à demi-temps dans une direction, à demi-temps dans 15 l'autre. Les perfectionnements sont principalement caractérisés par les points suivants pris isolément ou en combinaison :

1. L'amplificateur comprend, pour produire les deux groupes de signaux de commande, un circuit constitué de deux transistors (1,2) montés en émetteur commun et fonctionnant chacun en "classe B", dont 20 les bases sont commandées, à partir d'un signal d'entrée alternatif, par un étage symétrique autodéphaseur à couplage par les émetteurs (3-14-5). Les groupes de signaux de commande sont respectivement prélevés sur les collecteurs des transistors (1,2) de ce circuit et sont, de préférence, transmis à l'étage de sortie par l'intermédiaire de 25 transistors (15,16) polarisés à la limite de saturation.

2. Dans l'amplificateur selon un ou plusieurs étages de transistors en montage "Darlington" sont intercalés entre le circuit de production des signaux de commande et l'étage de sortie.

3. L'amplificateur comprend en outre un circuit de protection 30 des quatre transistors de l'étage de sortie, principalement constitué par des dispositifs unidirectionnels, de préférence par un pont de diodes (31,38,37,36) connecté en parallèle sur la charge, les diodes de ce pont formant quatre groupements connectés en série, alternativement en direction opposée, le point milieu (K) de ce pont étant relié par des 35 voies unidirectionnelles individuelles en amont de l'étage de sortie, aux bases des transistors (15,16) polarisés à la limite de saturation, tandis que les deux autres points de raccordement (F,G) du dit pont sont reliés à la borne positive de la tension d'alimentation de l'amplificateur.

40 4. L'amplificateur comprend en outre un circuit pour rapporter constamment à la masse l'une ou l'autre des bornes d'utilisation (M ou

N) de l'étage de sortie, dans lequel une fraction du potentiel de l'une des dites bornes (N) est appliquée à l'émetteur d'un transistor (44), tandis que la même fraction du potentiel de l'autre borne (M), mais décalée du côté des potentiels positifs, est appliquée à la base de ce 5 même transistor, dont le courant collecteur comporte alors une composante proportionnelle à la différence de potentiel entre les bornes (M-N).

1602583

4 PL. PL I

FIG 1

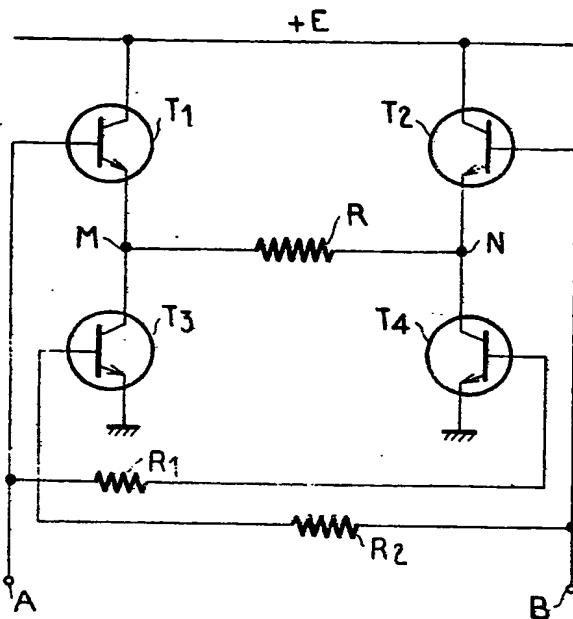


FIG 2a

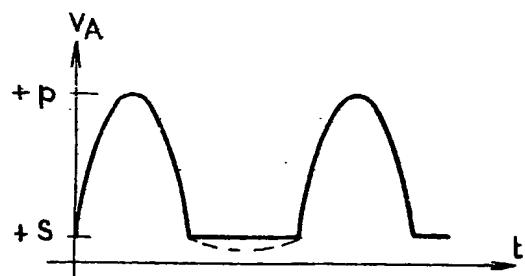
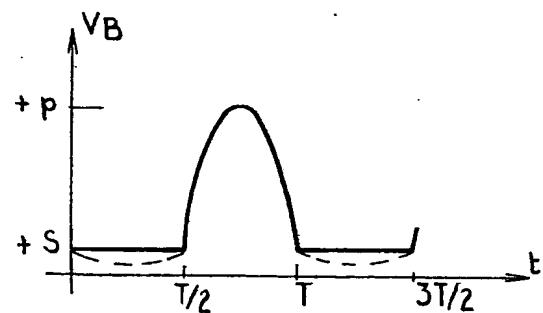


FIG 2b



1602588

4PL. PL. II

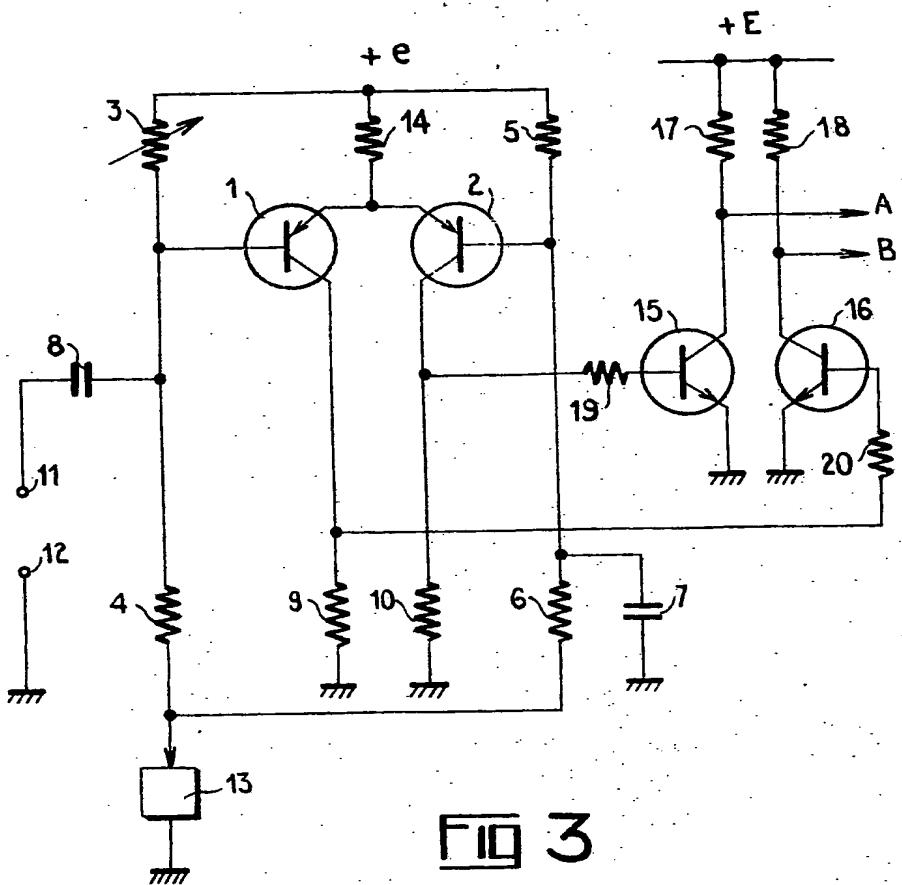


FIG 3

1602588

4 PL. PL III

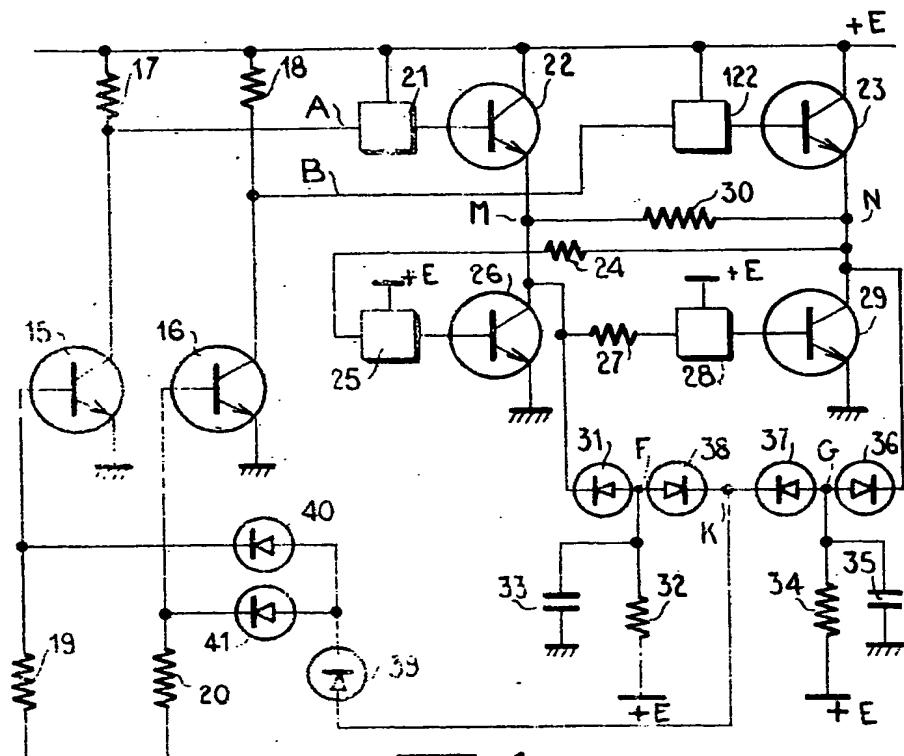


FIG 4

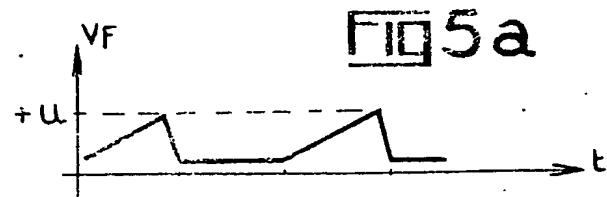


FIG 5a

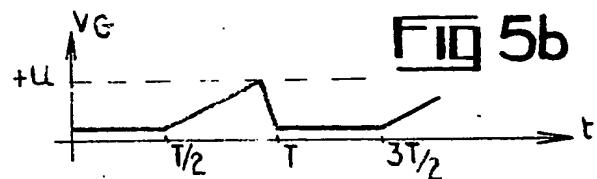
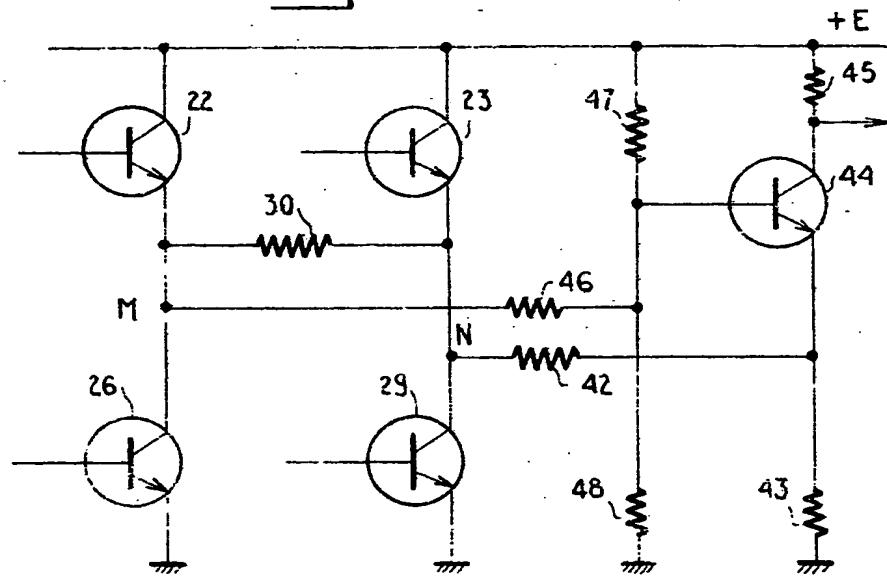


FIG 5b

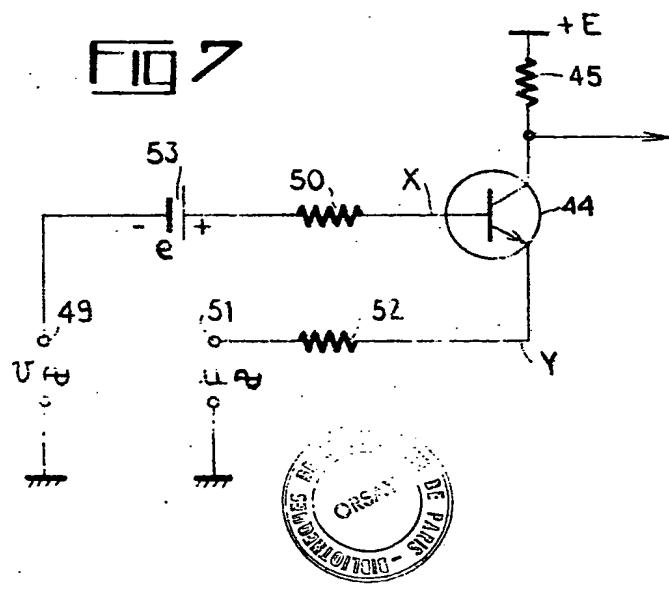
1602588

4 PL. PL IV

FIG 6



附录7



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.